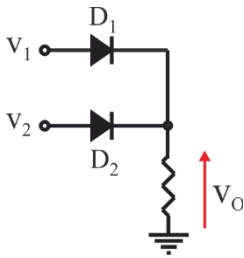




TEORIA (4 puntu)

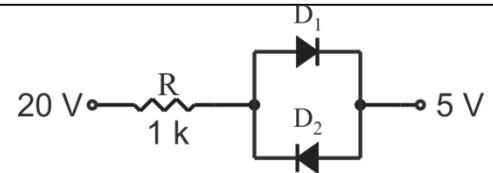
Ondoko zirkuituaren diodoak idealak dira. $v_1 = 5\text{ V}$ y $v_2 = 10\text{ V}$.



- (2) **1.** Kalkulatu v_o tentsioaren balioa. $v_o = 10\text{ V}$
- (1) **2.** Adierazi D_1 eta D_2 diodoen egoerak. D_1 etenduran; D_2 zuzenekoan.

Ondoko zirkuituan diodo biak siliziozkoak dira ($V_\gamma = 0,7\text{ V}$)

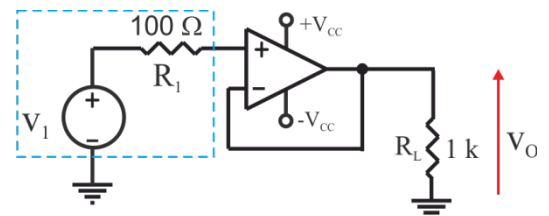
- (2) **3.** Kalkulatu erresistentziatik igarotzen den korrrontea.
 D_1 zuzenekoan; D_2 etenduran.
 $I_R = 14,3\text{ mA}$



Ondoko anplifikadore operazionalaren elikadura $\pm V_{cc} = \pm 12\text{ V}$ da.

- (1) **4.** Zein da zirkuitu honen izena?
Tentsio-jarraitzailea

- (1) **5.** v_o tentsioaren balioa, $v_1 = 5\text{ V}$ denean.
 $v_o = v_1 = 5\text{ V}$



- (2) **6.** Zein da zirkuitu honen abantaila, v_1 eta R_1 zuzenean R_L -rekin lotzen duen zirkuituarekin konparatuta?
Tentsio-jarraitzailean R_1 erresistentziak ez dauka eraginik; v_o ez dago R_1 erresistentziaren mende.

(1) **7.** Osatu pnp motako BJT transistore baten ondoko taula:

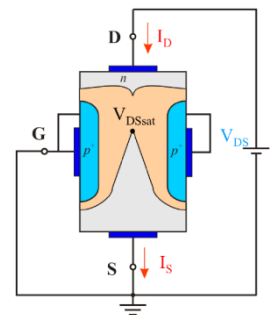
Igorlearen juntura	Kolektorearen juntura	Lan-gunea
Zuzenean	Zuzenean	Asetasuna
Zuzenean	Alderantziz	Gune aktiboa
Alderantziz	Zuzenean	Alderantzizko gune aktiboa
Alderantziz	Alderantziz	Etendura

(1) **8.** Eremu efektuko transistoreei erreferentzia eginez, ondoko baieztapenen artean zein da gezurra?

- a) Eremu efektuko transistoreak FET, *Field Effect Transistors* izenarekin dira ezagunak.
- b) Haien erabilera oso murrizta da elektronikan, eta ate logikoak egiteko bakarrik erabiltzen dira.
- c) Haietan, gailuaren bidez igarotzen den korrontea bi borneren artean (atea eta iturria) ezartzen den tentsioak kontrolatzen du.
- d) FETeko motarik garrantzitsuenak MOSFET eta JFET dira.

(1) **9.** Alboko irudiaren gailuari erreferentzia eginez, zein baieztapen da zuzena?

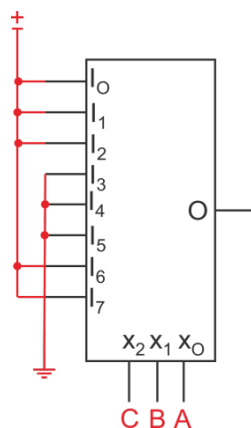
- a) Gailua p kanaleko JFETa da.
- b) Gailua lan-gune ohmniko edo linealean dago polarizatuta.
- c) V_{DS} pixka bat aldatzen bada, orduan I_D ez da ia aldatzen.
- d) V_{GS} oso negatibo egiten bada, I_D handitzen da.



(1) **10.** Adierazi zein FET gailu dagoen asetasuneko lan-gunean:

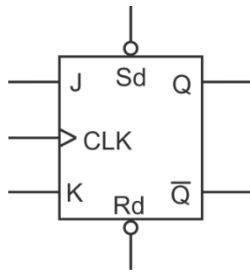
- a) n kanaleko JFETa, $V_{GS} = 1$ V denean.
- b) p kanaleko ugaltze MOSFETa, $V_{GS} = 0$ V denean.
- c) n kanaleko urritze MOSFETa, $V_{GS} = 1,5$ V eta $V_{DS} > V_{DSAT}$
- d) Aurrekoen artean bat ere ez.

(2) **11.** Ondoko irudian 8:1 motako multiplexadore bat erakusten da. Osatu datuen taula:



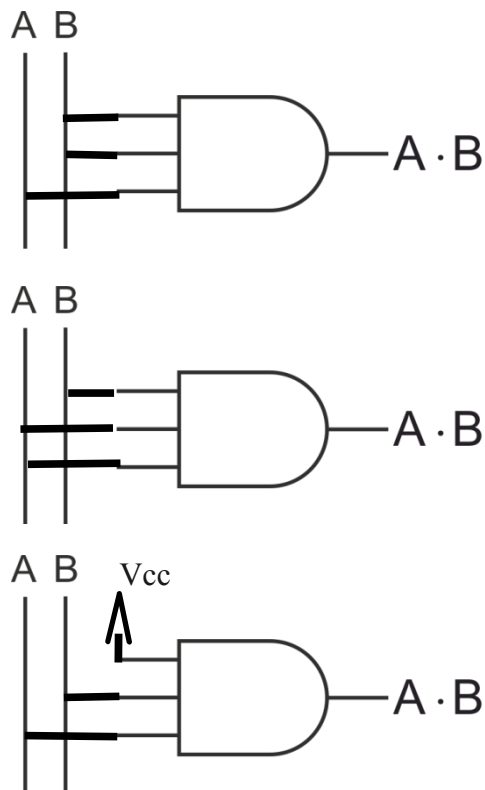
A	B	C	O
0	1	0	1
1	0	0	1
1	1	0	0
0	1	1	1
1	1	1	1

(1) **12.** Irudian agertzen den flip-floperako, osatu egia-etaula:



J	K	Sd	Rd	Q_{n+1}
0	0	1	1	Q_n
0	0	1	0	0
1	0	0	1	1
1	1	1	1	\bar{Q}_n
0	1	0	1	1

(1) **13.** AND eragiketa logikoa egin behar dugu A eta B aldagai logikoekin, baina bakarrik 3 sarrerako AND ate bat dugu eskuragarri. Adierazi egin beharreko konexioak ondoko irudian:

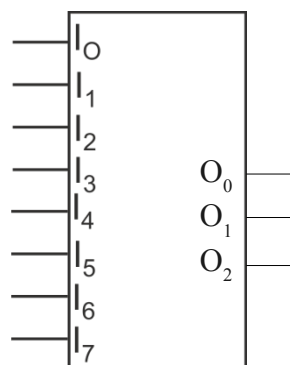


Ondoko irudian 8 sarrerako kodetzaile bat dugu.

(1) **14.** Zenbat irteera ditu kodetzaileak?

Hiru sarrera ditu.

Marrastu irteerak



(2) **15.** Osatu kodetzailearen egia-taula.

Sarrerak								Irteerak					
I_7	I_6	I_5	I_4	I_3	I_2	I_1	I_0	O_2	O_1	O_0			
0	0	0	0	0	0	0	1	0	0	0			
0	0	0	0	0	0	1	0	0	0	1			
0	0	0	0	0	1	0	0	0	1	0			
0	0	0	0	1	0	0	0	0	1	1			
0	0	0	1	0	0	0	0	1	0	0			
0	0	1	0	0	0	0	0	1	0	1			
0	1	0	0	0	0	0	0	1	1	0			
1	0	0	0	0	0	0	0	1	1	1			



PROBLEMAK (6 puntu)

1. PROBLEMA (2 puntu)

Ondoko zirkuituaren transistorean $\beta = 100$ eta $|V_{BEon}| = 0,7$ V.

Kalkulatu:

$$I_B = 60,3 \mu A$$

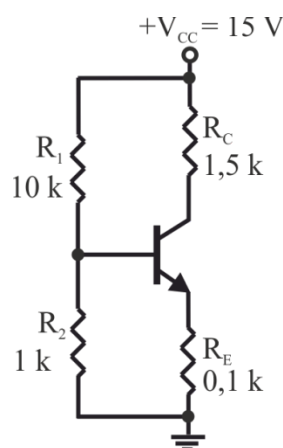
$$I_C = 6,03 \text{ mA}$$

$$I_E = 6,09 \text{ mA}$$

$$V_{CE} = 5,4 \text{ V}$$

$$V_{CB} = 4,69 \text{ mA}$$

$$V_E = 0,61 \text{ V}$$



Ekuazioak:

Lan-gune aktiboa suposatuz:

$$10k \cdot I_1 + 1k \cdot I_2 = 15$$

$$I_1 - I_2 = I_B$$

$$1k \cdot I_2 = 0,7 + I_E \cdot 100$$

$$I_E = I_C + I_B$$

$$I_C = \beta \cdot I_B$$

Emaitzek baieztatzen dute lan-gune aktiboan dagoela (suposatutakoa).

Beste aukera batzuk ete bazeuden:

- Posible da Thevenin-en teorema aplikatzea V_{cc} , R_1 era R_2 -rekin.
- V_B kalkulatzeko I_B mespretxatzen badugu, $V_B = V_{cc} \cdot 1k / (1k + 10k)$. Hurbilketa hau onargarria da.

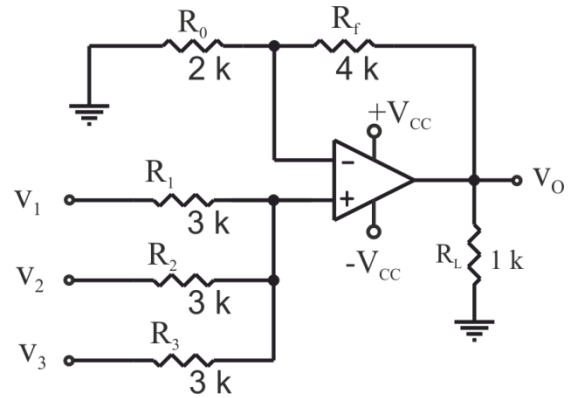
2. PROBLEMA (2 puntu)

Ondoko zirkuituan, amplifikadore operazionalaren elikadura $\pm V_{CC} = \pm 10$ V da.

1. Kalkulatu R_L erresistentzian agertzen den v_o tentsio aldea, v_1 , v_2 eta v_3 sarrerako tentsioen funtzio gisa.

$$V_O = V_1 + V_2 + V_3$$

Teorian ikusitako zirkuitu berbera da.



2. Zein izen dauka zirkuitu horrek? Batutzaile ez-alderantzalea

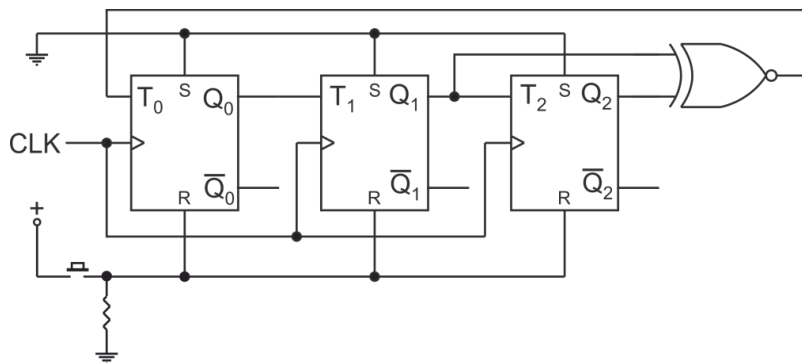
3. Eman dezagun $v_1 = 3$ V, $v_2 = 4$ V eta $v_3 = 5$ V direla. Kalkulatu v_o tentsioaren balioa.

$$v_o = 10$$

Elikadura ± 10 V denez, zirkuituak ezin du 10 V baino gehiago eman.

3. PROBLEMA (2 puntu)

Ondoko zirkuitu sekuentziala kontuan hartuta:



1. Flip-flopen sarrerak diren T_0 , T_1 eta T_2 -ren funtzio logikoak adierazi, Q_0 , Q_1 eta Q_2 irteeren funtzio gisa.

$$T_0 = \overline{(Q_1 \oplus Q_2)}$$

$$T_1 = Q_0$$

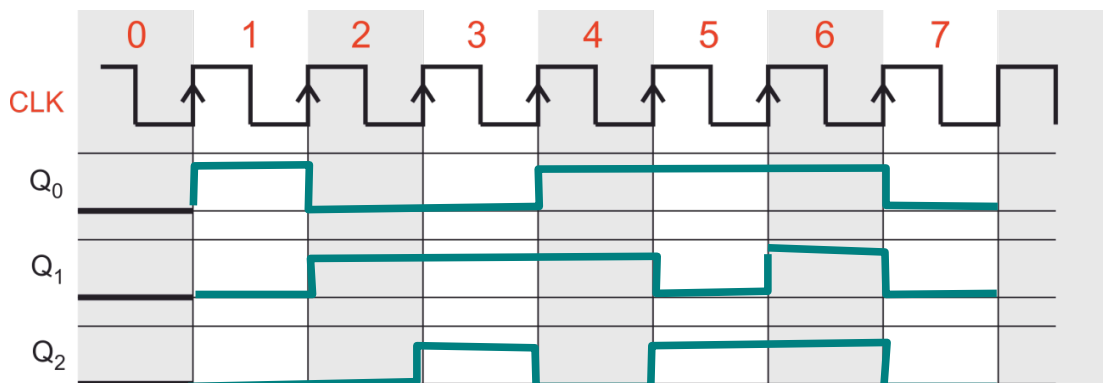
$$T_2 = Q_1$$

2. Aurreko adierazpenetatik hasita, ondoko taula bete.

Hasieran (0 unean) kontadorea $Q_2=0, Q_1=0, Q_0=0$ egoeran jartzen dugu. Balio horiekin T_0, T_1 eta T_2 sarrerak kalkulatu, eta horien bidez Q_0, Q_1 eta Q_2 kalkulatu hurrengo unean (1 unean); berdin jokatu hurrengo uneekin (2, 3,...), taula osatzeko.

Unea	Q_2	Q_1	Q_0	T_2	T_1	T_0
0	0	0	0	0	0	1
1	0	0	1	0	1	1
2	0	1	0	1	0	0
3	1	1	0	1	0	1
4	0	1	1	1	1	0
5	1	0	1	0	1	0
6	1	1	1	1	1	1
7	0	0	0	0	0	1

3. Osatu ondoko denbora-diagrama:



4. Zein da kontadorearen modulua?

Q_0, Q_1 eta Q_2 irteerek hiru biteko zenbaki bitar bat osatzen badute (Q_0 pisu gutxieneko bita da eta Q_2 pisu handieneko bita da), zein da kontadoreak jarraitzen dion egoeren sekuentzia, zenbaki hamartarrez adierazita?

Modulua = 7

Sekuentzia = 0, 1, 2, 6, 3, 5, 7, 0...

5. Zer gertatuko litzateke kontadorea, hasieran, $Q_2=1, Q_1=0, Q_0=0$ egoeran jarriko bagenu?

Orduan $T_2=T_1=T_0=0$ eta egoera ez da berriro aldatzen. Flip flop-en egoeren aldaketarik gabeko egoera batean erortzen da zirkuitu sekuentziala.